

# 半導體設備原子級薄膜製程技術交流會 2023

## ALD Equipment Development Workshop

ALD 作為一種極具前瞻性的材料沉積技術，其獨特的原子層控制能力使得在半導體製造過程中扮演著關鍵角色。它不僅可以實現高度均勻的薄膜沉積，還能夠在奈米尺度上精確控制材料的厚度成分。這種高度精密的製程控制，使得半導體元件的性能和穩定性大幅提升，進一步推動了半導體技術的創新與發展。我們將聚焦於ALD在半導體製造中的關鍵應用，來自業界和學術界的專家將分享他們的最新研究成果以及應用。

日期 **2023/9/4** 13:00 – 17:20

會議地點 | 國家實驗研究院台灣儀器科技研究中心 大會議室 / 新竹市科學園區研發六路 20 號

主辦單位 | 國家實驗研究院台灣儀器科技研究中心

報名人數 | 80 位，活動全程免費，名額有限，敬請盡早報名。

報名方式 | 網路報名 (通信報名或電話報名恕不受理)

報名系統 | [https://www.tiri.narl.org.tw/Activity/ALD\\_ALE\\_Workshop](https://www.tiri.narl.org.tw/Activity/ALD_ALE_Workshop)



| 時間            | 活動項目                                                                                                                                      | 講者                                                                                 |
|---------------|-------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|
| 12:30 – 13:00 | 活動報到                                                                                                                                      |                                                                                    |
| 13:00 – 13:05 | 開場致詞                                                                                                                                      | 台灣儀器科技研究中心<br>潘正堂 主任                                                               |
| 13:05 – 13:55 | 原子層中性粒子束技術在奈米材料及元件之應用<br>Neutral Beam Atomic Layer Technologies for Nano-materials and Nano-devices.                                      | 國立陽明交通大學<br>電機工程學系<br>寒川誠二 講座教授                                                    |
| 13:55 – 14:05 | 問答與交流時間 QA                                                                                                                                |                                                                                    |
| 14:05 – 14:55 | 原子層沉積閘極介電層於二維材料元件之應用<br>Atomic Layer Deposition of Gate Dielectrics for Device Applications of Two-Dimensional Materials.                 | 台灣積體電路製造股份有限公司<br>Low Dimensional Devices 技術研究<br>鄭兆欽 技術經理                         |
| 14:55 – 15:05 | 問答與交流時間 QA                                                                                                                                |                                                                                    |
| 15:05 – 15:20 | 休息時間                                                                                                                                      |                                                                                    |
| 15:20 – 16:10 | 以前驅物與 ALD 設備方法優化 SiO <sub>2</sub> /SiN 薄膜製程產率<br>Maximizing ALD SiO <sub>2</sub> /SiN Throughput Using Chemistry and Equipment Approaches | Air Liquide<br>Electronics program/ Scientific director<br>Dr. Christian Dussarrat |
| 16:10 – 16:20 | 問答與交流時間 QA                                                                                                                                |                                                                                    |
| 16:20 – 17:10 | 汎銓科技的半導體材料分析與故障分析簡介<br>Introduction to Semiconductor Material Analysis and Failure Analysis of MSSCORPS.                                  | 汎銓科技股份有限公司<br>廖永順 營運長                                                              |
| 17:10 – 17:20 | 問答與交流時間 QA                                                                                                                                |                                                                                    |

| 主辦單位 |



NARL 國家實驗研究院  
台灣儀器科技研究中心  
Taiwan Instrument Research Institute

| 協辦單位 |



台灣真空學會